

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3645275号
(P3645275)

(45) 発行日 平成17年5月11日(2005.5.11)

(24) 登録日 平成17年2月10日(2005.2.10)

(51) Int.CI.⁷

H01L 21/8247
H01L 21/822
H01L 27/04
H01L 27/115
H01L 29/788

F I

H01L 29/78	371
H01L 27/04	C
H01L 27/10	434

請求項の数 29 (全 27 頁) 最終頁に続く

(21) 出願番号	特願平3-353076
(22) 出願日	平成3年12月18日(1991.12.18)
(65) 公開番号	特開平4-340767
(43) 公開日	平成4年11月27日(1992.11.27)
審査請求日	平成10年12月17日(1998.12.17)
審判番号	不服2002-13953(P2002-13953/J1)
審判請求日	平成14年7月25日(2002.7.25)
(31) 優先権主張番号	07/629, 250
(32) 優先日	平成2年12月18日(1990.12.18)
(33) 優先権主張国	米国(US)

(73) 特許権者 592012513
サンディスク コーポレイション
Sandisk Corporation
アメリカ合衆国、94089、カリフォルニア州、サンバーナード、カスピアンコート 140
(74) 代理人 100075144
弁理士 井ノ口 務
(72) 発明者 ジャック エイチ. ユアン
アメリカ合衆国、95014、カリフォルニア州、クバーチノ、トゥーラ レイン
10325

最終頁に続く

(54) 【発明の名称】高密度縦方向PROMセル構造とその製造方法

(57) 【特許請求の範囲】

【請求項1】

断面がU字状であり底面が半導体基板のソースとドレイン拡散領域間のチャンネル領域内の所定の領域を占め、ゲート誘電体層により前記半導体基板から絶縁され、配置される導電性のフローティングゲートと、コントロールゲート誘電体層を介して前記フローティングゲートの内面に容量結合する表面領域を有する導電性のコントロールゲートとを含む電気的にプログラム可能なメモリ装置において、

前記フローティングゲートは前記フローティングゲートの電圧レベルに比例して前記チャンネル領域の一部の通電量を制御し、

前記フローティングゲートとコントロールゲートが容量結合する対面する領域の少なくとも35%は、前記フローティングゲートの前記所定の領域内で、前記半導体基板に対してほぼ垂直であり、

前記フローティングゲートとコントロールゲートは前記半導体基板上の分離誘電体層に設けられた溝内に配置され、前記フローティングゲートの両縁は溝の両外側で終端し、

前記フローティングゲートの前記所定の領域は前記ソースとドレイン拡散領域間の長さのうちの一部を占め、前記コントロールゲートが前記ソースとドレイン拡散領域間の長さのうちの残りの部分において前記ゲート誘電体層を介して前記半導体基板上に配置されて、分割チャンネル型のメモリセルを構成する電気的にプログラム可能なメモリ装置。

【請求項2】

前記コントロールゲートは、前記所定の領域上で前記フローティングゲート内を通って